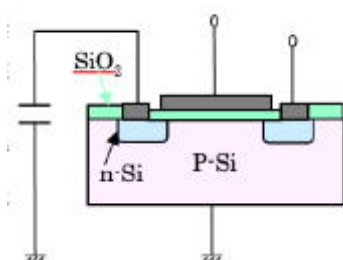


Q8. ①DRAM は右図のように MOS-FET とキャパシタを接続した素子を1ビットとして用います。DRAM ではキャパシタに電荷が蓄積された時を“1”とし、電荷がない時を“0”と記憶します。この電荷をアドレス指定の FET をオンにして読み出したり、放電で消失する電荷を補充します(リフレッシュ)。メモリとして多くの素子を集積化するため、読出しや補充に必要な電圧・電流量を少なくし消費電力を抑える必要があります。

一方パワー半導体ではキャパシタを電力消費する負荷(モータや抵抗など)とします。できるだけ多くの電力つまり高電圧、高電流の制御ができるように、素子サイズの増大、素子構造の改良、不純物濃度の抑制、オン抵抗の低減、バンドギャップの大きい半導体の使用等により改良されます。



② Si を用いた MOSFET でも、構造、サイズや不純物濃度の最適化により、高電圧・高電流の高電力を制御できますが、この制御量に限りがあります。これは、Si のバンドギャップが 1.11eV であるため、高電圧を加えると大きいオフ電流が流れるためです。Si よりバンドギャップの大きい半導体の SiC(2.86eV), GaN(3.4eV)やダイヤモンド(5.5eV)を用いると、絶縁破壊電圧が上がり、オフ電流も下げられ、高電力を制御できます。これら Si 以外の半導体は結晶性が悪くトランジスタ性能が良くなかったのですが、近年の結晶成長技術の向上により消費電力を低減化したパワートランジスタが製造できるようになり、実用化されて性能はどんどん改善されています。

③ Si は集積回路を始めとした電子素子に広く応用され、その結晶性、物性は卓越したものです。GaN、SiC やダイヤモンドは Si と比べると、結晶性は良くありませんので、Si 素子のような集積化されたメモリ素子は製造されていません。もし結晶性、物性が改善されても、低電圧・小電流を志向する集積回路用材料としてのメリットはあまりないと考えられます。(奥山雅則)